

PAT-NO: JP406045576A
DOCUMENT-IDENTIFIER: JP 06045576 A
TITLE: SOLID-STATE IMAGE PICK-UP DEVICE
PUBN-DATE: February 18, 1994

INVENTOR- INFORMATION:

NAME
TOYAMA, SHIGERU

ASSIGNEE- INFORMATION:

NAME	COUNTRY
NEC CORP	N/A

APPL-NO: JP04195730

APPL-DATE: July 23, 1992

INT-CL (IPC): H01L027/146, H04N005/335

ABSTRACT:

PURPOSE: To impart a high transfer efficiency to a horizontal charge coupled device even if the picture element pitches in an image region are large while horizontal length is long.

CONSTITUTION: The title solid-state image pick-up element is provided with a pitch decreased dummy region 4 wherein the pitches between the charge coupling element lines connecting from the vertical charge coupling element 2 lines become smaller toward a horizontal charge coupling element 5. With this decrease in the pitch, the stepped pitch of the horizontal charge coupled device 5 can be made finer thereby enabling the whole

length thereof to be
decreased.

COPYRIGHT: (C)1994, JPO&Japio

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 06045576
 PUBLICATION DATE : 18-02-94

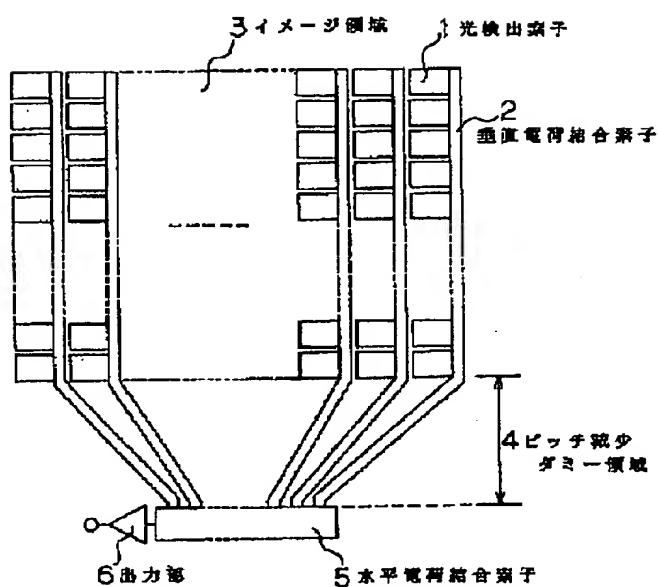
APPLICATION DATE : 23-07-92
 APPLICATION NUMBER : 04195730

APPLICANT : NEC CORP;

INVENTOR : TOYAMA SHIGERU;

INT.CL. : H01L 27/146 H04N 5/335

TITLE : SOLID-STATE IMAGE PICK-UP DEVICE



ABSTRACT : PURPOSE: To impart a high transfer efficiency to a horizontal charge coupled device even if the picture element pitches in an image region are large while horizontal length is long.

CONSTITUTION: The title solid-state image pick-up element is provided with a pitch decreased dummy region 4 wherein the pitches between the charge coupling element lines connecting from the vertical charge coupling element 2 lines become smaller toward a horizontal charge coupling element 5. With this decrease in the pitch, the stepped pitch of the horizontal charge coupled device 5 can be made finer thereby enabling the whole length thereof to be decreased.

COPYRIGHT: (C)1994,JPO&Japio

BEST AVAILABLE COPY

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-45576

(43)公開日 平成6年(1994)2月18日

(51)Int.Cl.
H 01 L 27/146
H 04 N 5/335

識別記号
H 01 L 27/146
F
7210-4M

序内整理番号
F I
H 01 L 27/14

技術表示箇所
A

審査請求 未請求 請求項の数3(全5頁)

(21)出願番号

特願平4-195730

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(22)出願日

平成4年(1992)7月23日

(72)発明者 遠山 茂

東京都港区芝五丁目7番1号 日本電気株
式会社内

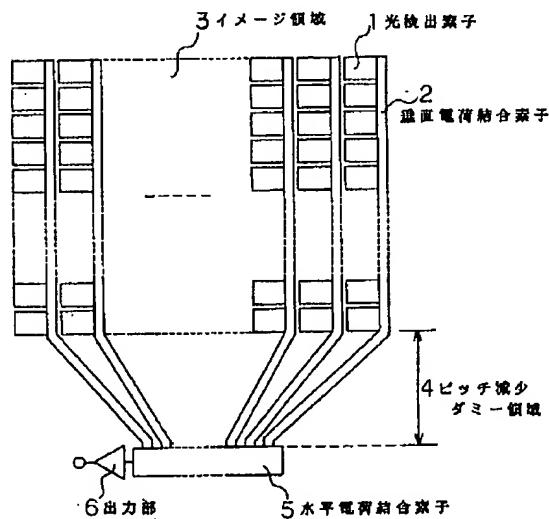
(74)代理人 弁理士 岩佐 義幸

(54)【発明の名称】 固体撮像素子

(57)【要約】

【目的】 イメージ領域の画素ピッチが大きく、水平長
が長い場合にも、水平電荷結合素子に高い転送効率を持
たせる。

【構成】 イメージ領域と水平電荷結合素子との間にイ
メージ領域の垂直電荷結合素子列からつながる電荷結合
素子列の間のピッチが水平電荷結合素子に近づくに従つ
て減少するピッチ減少ダミー領域を備えている。このピ
ッヂ減少に伴い、水平電荷結合素子は段ピッチが細か
く、全長も短くなっている。



【特許請求の範囲】

【請求項1】光検出素子が2次元に配列され、光検出素子から垂直電荷結合素子および水平電荷結合素子の組み合わせにより光信号電荷を転送し、出力部から時系列電気信号として出力する固体撮像素子において、光検出素子が2次元に配列されたイメージ領域と水平電荷結合素子との間に、イメージ領域の垂直電荷結合素子列からつながる電荷結合素子列の間のピッチが水平電荷結合素子へ近づくに従って減少するピッチ減少ダミー領域を備えることを特徴とする固体撮像素子。

【請求項2】請求項1記載の固体撮像素子において、ピッチ減少ダミー領域の段数がイメージ領域の段数とイメージ領域に付随するダミーの段数とを合わせた数以上であることを特徴とする固体撮像素子。

【請求項3】請求項1記載の固体撮像素子において、イメージ領域とピッチ減少ダミー領域との間に第1の読出し制御ゲートを備え、ピッチ減少ダミー領域と水平電荷結合素子との間に蓄積部および第2の読出し制御ゲートを備え、イメージ領域とピッチ減少ダミー領域とが別の駆動系統になっていることを特徴とする固体撮像素子。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、2次元像情報を時系列電気信号に変換する固体撮像素子に関する。

【0002】

【従来の技術】従来の固体撮像素子では、イメージ領域内には、光検出素子が2次元に配列され、垂直電荷結合素子が光検出素子列間に設けられており、その下部には、水平電荷結合素子との間にダミー領域が設けられている。このダミー領域における電荷結合素子列ピッチは、イメージ領域中の垂直電荷結合素子列のピッチと同一かつ一定になっており、従って、イメージ領域の画素ピッチと水平電荷結合素子の段ピッチとは同一になっている。

【0003】

【発明が解決しようとする課題】2次元の固体撮像素子の駆動は、垂直転送1段毎に水平転送全段が行われるため、水平電荷結合素子の駆動周波数は極めて高い。一般に電荷結合素子は駆動周波数が高くなるにつれて転送効率が低下する。このため水平電荷結合素子の転送効率の良否が素子性能を大きく左右する。電荷結合素子の転送効率と強い相関を持つチャネル内部電界は、チャネル長の2乗に逆比例するので、電荷結合素子の段数が同じでも全長が長く段ピッチが大きいと、転送効率が加速度的に劣化する。従来の固体撮像素子では、前述のようにイメージ領域の画素ピッチと水平電荷結合素子の段ピッチとが一致している。このため、画素ピッチが大きくなると水平電荷結合素子の転送効率が劣化してしまうという欠点がある。

【0004】本発明の目的は、イメージ領域の画素ピッ

チが大きく水平長が長い場合にも、水平電荷結合素子の転送効率が劣化することのない固体撮像素子を提供することにある。

【0005】

【課題を解決するための手段】第1の発明は、光検出素子が2次元に配列され、光検出素子から垂直電荷結合素子及び水平電荷結合素子の組み合わせにより光信号電荷を転送し、出力部から時系列電気信号として出力する固体撮像素子において、光検出素子が2次元に配列された10イメージ領域と水平電荷結合素子との間に、イメージ領域の垂直電荷結合素子列からつながる電荷結合素子列の間のピッチが水平電荷結合素子へ近づくに従って減少するピッチ減少ダミー領域を備えることを特徴とする固体撮像素子。

【0006】また、第2の発明は、第1の発明においてピッチ減少ダミー領域の段数がイメージ領域の段数とイメージ領域に付随するダミーの段数とを合わせた数以上であることを特徴としている。

【0007】さらに、第3の発明は、第1の発明においてイメージ領域とピッチ減少ダミー領域との間に第1の読出し制御ゲートを備え、ピッチ減少ダミー領域と水平電荷結合素子との間に蓄積部および第2の読出し制御ゲートを備え、イメージ領域とピッチ減少ダミー領域とが別の駆動系統になっていることを特徴としている。

【0008】

【作用】第1の発明の固体撮像素子では、イメージ領域と水平電荷結合素子との間にイメージ領域の垂直電荷結合素子列からつながる電荷結合素子列の間のピッチが水平電荷結合素子へ近づくに従って減少するピッチ減少ダミー領域を備えているので、画素ピッチが大きくなつても水平電荷結合素子の段ピッチを細かくすることができ、全長も短くすることができる。従って、高い転送効率を持たせることができる。

【0009】ピッチ減少ダミー領域のピッチ減少量が大きい場合、段数が少ないと端の方の電荷結合素子の段ピッチが極めて大きくなり、転送不良を起こしてしまう危険が発生する。このためピッチ減少ダミー領域の段数はピッチ減少量に伴って多くする必要がある。信号出力期間と垂直ブランкиング期間とが定められた状況下で、ピッチ減少ダミー領域の段数とイメージ領域の垂直段数との割合が垂直ブランкиング期間と信号出力期間との割合を越えない範囲であれば問題はないが、越える場合ピッチ減少ダミー領域段数相当分だけ転送周波数を変更して高くしなければならないなど駆動方法が複雑になる問題が生じる。

【0010】第2の発明の固体撮像素子では、ピッチ減少ダミー領域の段数がイメージ領域の段数とイメージ領域に付随するダミーの段数とを合わせた数以上になっているので、転送周波数を変更することなくイメージ領域とピッチ減少ダミー領域とをまったく同一の駆動信号で

駆動させるだけで、1フィールド期間の遅延は発生するが、垂直ブランкиング期間と信号出力期間との割合を満足する出力信号を得ることができる。

【0011】上述の構造では、ピッチ減少ダミー領域のピッチ減少量を大きく取ると素子寸法が大きくなるという問題がある。駆動系統が多少複雑になるが素子寸法縮小を可能にするのが第3の発明の固体撮像素子である。第3の発明の固体撮像素子では、イメージ領域とピッチ減少ダミー領域とが別の駆動系統になっており、イメージ領域とピッチ減少ダミー領域との間に第1の読出し制御ゲートを有し、ピッチ減少ダミー領域と水平電荷結合素子との間に蓄積部および第2の読出し制御ゲートを有する。

【0012】この構造で、第1の読出し制御ゲートの操作によりイメージ領域の1段分の電荷がピッチ減少ダミー領域に移される毎に、ピッチ減少ダミー領域は高速で数回の転送動作をさせ、蓄積部に電荷を運び込む。高速といつても水平電荷結合素子が全段転送しあげる期間に1段分の電荷を蓄積部に送り込めばよいので、水平電荷結合素子に比べれば充分低速である。蓄積部に運んだ電荷は第2読出し制御ゲートの操作により水平電荷結合素子に移される。ピッチ減少ダミー領域は転送効率が多少悪かろうと転送動作を繰り返すことにより転送漏れ電荷をすべて蓄積部へ運び込むことができる。このため、ピッチ減少ダミー領域のピッチ減少量が大きくとも、段数を少なくすることができ、素子寸法を小さくすることができる。

【0013】

【実施例】次に、本発明の実施例について図面を参照して説明する。

【0014】図1は、第1の発明の固体撮像素子の一実施例を示す平面構成図である。図1において、イメージ領域3内には、光検出素子1が2次元に配列され、垂直電荷結合素子2が光検出素子列間に設けられており、その下部には、電荷結合素子列間ピッチが下方に行くに従って減少するピッチ減少ダミー領域4が設けられている。ピッチ減少ダミー領域4内の電荷結合素子は、イメージ領域3の垂直電荷結合素子2と連続でつながっている。ピッチ減少ダミー領域4の下部に水平電荷結合素子5が設けられている。図1に紛らわしさを避けるために描かれていらないが、ピッチ減少ダミー領域4と水平電荷結合素子5との間に読出し制御ゲートを設けるのが普通である。水平電荷結合素子5の終端には出力部6が接続されている。

【0015】次に、本実施例の動作について説明する。本実施例の動作は従来のものと同様である。光検出素子1において光電変換により発生した信号電荷をそれ自身が一定期間蓄積した後、光検出素子群から垂直電荷結合素子列に信号電荷が移される。信号電荷を移した後、光検出素子1は再び光電変換および電荷蓄積動作状態とな

る。一水平期間のうちに、垂直電荷結合素子列およびピッチ減少ダミー領域4の電荷結合素子群が一段下方への電荷転送動作によって一水平ライン分を水平電荷結合素子5に転送し、水平電荷結合素子5から出力部6を経て順次外部に読出す動作をする。この一水平ライン分の読出しを一水平期間毎に繰り返し、ダミーも含めた全画素の読出しを光検出素子1の蓄積期間に行う。従って、垂直電荷結合素子列に読出された信号電荷は、ピッチ減少ダミー領域4の段数に対応する水平期間の後に外部に順次読出される。

【0016】図1に示すように、本発明の固体撮像素子では、水平電荷結合素子の段ピッチをイメージ領域の画素ピッチより細かくでき、かつ、全長をイメージ領域の水平長より短縮できるので、転送効率を高くすることができる。

【0017】なお、実施例にはないがピッチ減少ダミー領域の他に、イメージ領域に付随するダミーを持っていてもかまわない。

【0018】図2は、第2の発明の固体撮像素子の一実施例を示す平面構成図である。m段イメージ領域8内には、第1の発明の実施例のイメージ領域3同様、光検出素子が2次元に配列され、光検出素子列間に垂直電荷結合素子が設けられている。また、(1+m+n)段ピッチ減少ダミー領域10内にも、第1の発明の実施例のピッチ減少ダミー領域4同様、下方に行くに従ってピッチが減少する電荷結合素子群が設けられている。これらは簡単のため図2で省略されている。m段イメージ領域8の上方に1段イメージ領域上ダミー7が設けてあり、m段イメージ領域8と(1+m+n)段ピッチ減少ダミー領域10との間にn段イメージ領域下ダミー9が設けられている。これら1段イメージ領域上ダミー7とn段イメージ領域下ダミー9とがイメージ領域に付随するダミーである。従って、ピッチ減少ダミー領域の段数は、イメージ領域上ダミーとイメージ領域とイメージ領域下ダミーの段数の和である(1+m+n)段以上設ける必要があり、本実施例では(1+m+n)段としている。

【0019】次に、本実施例の動作について説明する。m段イメージ領域8内の光検出素子において光電変換により発生した信号電荷をそれ自身が一定期間蓄積した後、光検出素子群から垂直電荷結合素子列に信号電荷が移される。信号電荷を移した後、光検出素子は再び光電変換および電荷蓄積動作状態となる。一水平期間のうちに、1段イメージ領域上ダミー7、m段イメージ領域8内の垂直電荷結合素子列、n段イメージ領域下ダミー9および(1+m+n)段ピッチ減少ダミー領域10内の電荷結合素子群が一段下方への電荷転送動作によって一水平ライン分を水平電荷結合素子5に転送し、水平電荷結合素子5から出力部6を経て順次外部に読出す動作をする。

【0020】この一水平ライン分の読出しを一水平期間

毎に繰り返すのであるが、1段イメージ領域上ダミー7、m段イメージ領域8およびn段イメージ領域下ダミー9の電荷がすべて(1+m+n)段ピッチ減少ダミー領域10に移った時点で、再びm段イメージ領域8内において光検出素子群から垂直電荷結合素子列に信号電荷が移される。従って、外部には、1段イメージ領域上ダミー7とn段イメージ領域下ダミー9の段数の和に相当する垂直プランギング期間を持った信号が、1フィールド期間の遅延が掛かった状態で出力される。要求される垂直プランギング期間対信号出力期間の割合に(1+n)段対m段の割合を合わせておけば、出力信号は要求を満足するものとなる。

【0021】なお、ピッチ減少ダミー領域の段数がイメージ領域の段数とイメージ領域に付随するダミーの段数とを合わせた数より多い場合は、イメージ領域とイメージ領域に付随するダミーの電荷がすべてピッチ減少ダミー領域に移動した後、ピッチ減少ダミー領域の過剰段数分空転送し、それからイメージ領域内において光検出素子群から垂直電荷結合素子列に信号電荷を移す。

【0022】以上のように本実施例では、ピッチ減少ダミー領域のピッチ減少量が大きいために段数を多くする必要がある場合にも、1フィールド期間の遅延は掛かるが、従来と大差のない駆動で垂直プランギング期間と信号出力期間との割合を満足する出力信号を得ることができる。

【0023】図3は、第3の発明の固体撮像素子の一実施例を示す平面構成図である。イメージ領域3内には、第1の発明の実施例同様、光検出素子が2次元に配列され、光検出素子列間に垂直電荷結合素子が設けられている。また、ピッチ減少ダミー領域4内にも、第1の発明の実施例同様、下方に行くに従ってピッチが減少する電荷結合素子群が設けられている。これらは簡単のため図3で省略されている。イメージ領域3とピッチ減少ダミー領域4との間に、第1読出し制御ゲートおよびその電極11が設けられ、ピッチ減少ダミー領域4と水平電荷結合素子5との間に、蓄積部およびその制御電極12と、第2読出し制御ゲートおよびその電極13とが連続して設けられている。

【0024】本実施例では、イメージ領域3とピッチ減少ダミー領域4は、どちらも4相の場合を示しており、イメージ領域垂直電荷結合素子駆動信号14(ΦV1～ΦV4)とピッチ減少ダミー領域電荷結合素子駆動信号16(ΦD1～ΦD4)で駆動される。また、水平電荷結合素子5は、2相の場合を示しており、水平電荷結合素子駆動信号19(ΦH1, ΦH4)で駆動される。これらの電荷結合素子の形式および駆動信号は別の相でもかまわない。

【0025】次に、本実施例の動作について説明する。イメージ領域3内の光検出素子において光電変換により発生した信号電荷をそれ自身が一定期間蓄積した後、光

検出素子群から垂直電荷結合素子列に信号電荷が移される。信号電荷を移した後、光検出素子は再び光電変換および電荷蓄積動作状態となる。一水平期間のうちに、垂直電荷結合素子列が一段分下方への電荷転送動作によって一水平ライン分をピッチ減少ダミー領域4へ第1読出し制御ゲートを介して転送し、第1読出し制御ゲートを開状態とした後、ピッチ減少ダミー領域4が高速転送動作を数回繰り返して一水平ライン分を蓄積部に送り込み、第2読出し制御ゲートを開状態として蓄積部から水平電荷結合素子5に一水平ライン分を転送し、水平電荷結合素子5から出力部6を経て、順次外部に読出動作をする。この一水平ライン分の読出しを一水平期間毎に繰り返し、ダミーも含めた全画素の読出しを光検出素子の蓄積期間に行う。

【0026】本実施例では、ピッチ減少ダミー領域の転送効率が多少悪かろうと一水平ライン分について転送動作を数回繰り返すので転送漏れ電荷をすべて蓄積部へ運び込むことができる。このため、図3に示すように、ピッチ減少ダミー領域の占める割合を小さくでき、素子寸法を小さくすることができる。

【0027】なお、本実施例にはないが、ピッチ減少ダミー領域の他にイメージ領域に付随するダミーを持っていてもかまわない。

【0028】

【発明の効果】以上説明したように第1の発明の固体撮像素子は、水平電荷結合素子の段ピッチをイメージ領域の画素ピッチより細かくでき、かつ、全長をイメージ領域の水平長より短縮できるので、転送効率を高くすることができるという効果を有する。

【0029】また、第2の発明の固体撮像素子は、ピッチ減少ダミー領域の段数がイメージ領域の段数とイメージ領域に付随するダミーの段数とを合わせた以上になっているので、良好な転送を行うことができるという効果を有する。

【0030】さらに、第3の発明の固体撮像素子は、一水平ライン分について転送動作を数回繰り返すので転送漏れ電荷をすべて蓄積部へ運ぶことができるためにピッチ減少ダミー領域を小さくでき、素子寸法を小さくすることができるという効果を有する。

【図面の簡単な説明】

【図1】第1の発明の固体撮像素子の一実施例を示す平面構成図である。

【図2】第2の発明の固体撮像素子の一実施例を示す平面構成図である。

【図3】第3の発明の固体撮像素子の一実施例を示す平面構成図である。

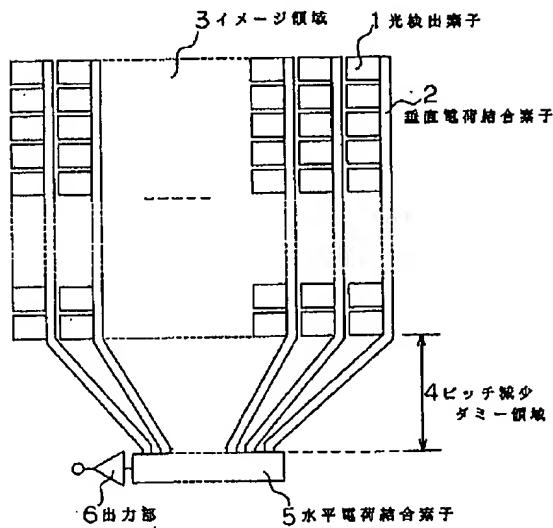
【符号の説明】

- 1 光検出素子
- 2 垂直電荷結合素子
- 3 イメージ領域

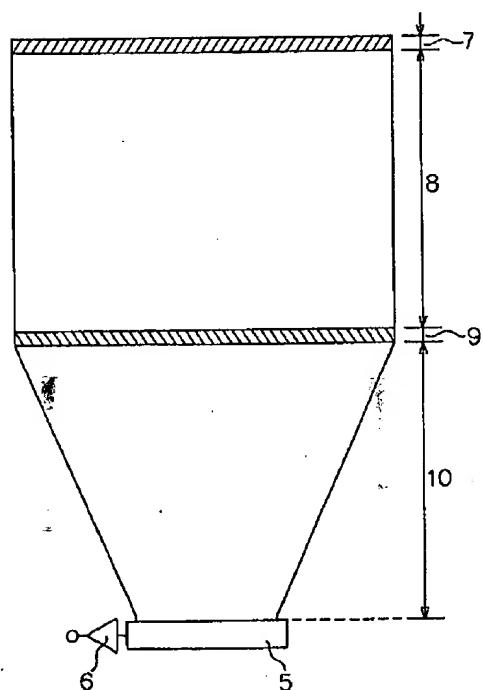
4 ピッチ減少ダミー領域
 5 水平電荷結合素子
 6 出力部
 7 1段イメージ領域上ダミー
 8 m段イメージ領域
 9 n段イメージ領域下ダミー
 10 (1+m+n)段ピッチ減少ダミー領域
 11 第1読出し制御ゲートおよびその電極

12 蓄積部およびその制御電極
 13 第2読出し制御ゲートおよびその電極
 14 イメージ領域垂直電荷結合素子駆動信号
 15 第1読出し制御信号
 16 ピッチ減少ダミー領域電荷結合素子駆動信号
 17 蓄積部制御信号
 18 第2読出し制御信号
 19 水平電荷結合素子駆動信号

【図1】



【図2】



【図3】

